

國立中山大學電機工程學系大學部學生專題提案單

(版本：2016 年 12 月)

專題指導教授	謝東佑	聯絡電話	07-5252000 #4114
		e-mail	tyhsieh@mail.ee.nsysu.edu.tw
專題名稱	具高可靠度之處理器設計研發		
預計學生人數	1~2 位		
預修課程	數位系統設計與 Verilog 硬體描述語言相關課程。若修過計算機組織等處理器設計相關課程者尤佳		
預備知識	數位系統設計背景與 Verilog 硬體描述語言		
所需儀器設備	個人電腦(或筆記型電腦)、工作站(實驗室提供)		
<p>專題內容概述 (請用幾句話描述專題的內容與預計達成成果)</p>	<p>處理器已成為現今大多系統之關鍵處理核心，其運算結果是否正確至關重要。特別是預期將成為未來科技主流的車用電子與物聯網等系統，處理器的運算結果正確性更可能直接關係到使用人的生命安全。故設計一高可靠度之處理器極具研究價值。</p> <p>本專題將以設計出具高可靠度之處理器為首要目標，相關研究項目如下：</p> <ul style="list-style-type: none"> ■ 可靠度如何評估與提升 ■ 如何維持處理器之效能 ■ 如何最小化處理器所需額外增加面積成本 ■ 如何最小化處理器之功率消耗 <p>本專題適合(1)對處理器設計有興趣、與(2)想增加自己數位電路實作能力的同學參與。專題進行過程中將能學習到如何搜尋與閱讀學術論文、處理器設計及可靠度提升之相關方法，與如何進行小型研究。參與同學甚至也有機會能同時執行科技部大專學生研究計畫或中山大學校內研究計畫！</p> <p>本專題也強烈需要參與學生有<u>積極學習態度</u>、<u>恆心毅力</u>與<u>責任感</u>，歡迎有興趣且自認適合的同學與我聯絡。</p>		